

CONVERTISSEUR ELEVATEUR DE TENSION

L'invention concerne un convertisseur élévateur de tension, ou « boost converter » en langue anglaise, permettant d'obtenir à partir une tension continue d'entrée une tension continue de sortie de valeur plus élevée que la tension d'alimentation.

Il s'avère parfois nécessaire, pour alimenter certains dispositifs électroniques, notamment ceux destinés à l'aéronautique, de générer des tensions électriques de niveau élevé, à partir d'un générateur commun d'alimentation basse tension. Les « boost converter » utilisés à cet effet sont des convertisseurs à découpage non isolés pour conserver des rendements élevés et des dimensions réduites.

La figure 1a montre un schéma de principe d'un convertisseur élévateur de tension de l'état de l'art.

Le circuit de la figure 1a est alimenté, par deux bornes d'entrée A et B, par un générateur E de tension d'entrée continue V_{in} et fourni une tension continue de sortie V_{out} sur une charge R_{out} en parallèle sur une capacité C_{out} . Le pôle positif du générateur E est connecté, à travers une inductance L_{in} et une diode D_d , à une borne C de la résistance R_{out} en parallèle avec la capacité C_{out} , l'autre borne D de la résistance R_{out} étant connectée au pôle négatif du générateur E. Un interrupteur Int connecté, d'une part, au point de connexion de l'inductance L_{in} et la diode D_d et, d'autre part, au pôle négatif du générateur E, assure périodiquement la mise en parallèle de l'inductance L_{in} avec le générateur E.

L'interrupteur Int est commandé à l'état passant pendant le temps T_{on} et ouvert pendant le temps T_{off} . La diode D_d est conductrice pendant le temps T_{off} et ouverte pendant le temps T_{on} . On appelle $\alpha = T_{on}/(T_{on} + T_{off})$ le rapport cyclique.

La figure 1b montre le signal de commande de l'interrupteur Int du « boost converter ».

Lorsque Int est fermé, pendant le temps T_{on} , l'inductance L_{in} voit à ses bornes la tension V_{in} du générateur E. Le courant I_{Lin} dans cette inductance croît de la valeur :

$$\Delta I_{Lin_{Ton}} = V_{in} \cdot T_{on} / L_{in}$$

2

Lorsque l'interrupteur Int est ouvert et que la diode Dd conduit, c'est à dire pendant le temps Toff, l'inductance Lin voit à ses bornes la différence entre la tension d'entrée Vin et la tension de sortie Vout. Le courant I_{Lin} dans cette inductance décroît donc de la valeur :

5
$$\Delta I_{Lin_{Toff}} = ((V_{in} - V_{out}) \cdot T_{off}) / L_{in}$$

Le régime d'équilibre est atteint lorsque la somme de ces deux variations est nulle, soit :

$$((V_{in} - V_{out}) \cdot T_{off}) / L_{in} + V_{in} \cdot T_{on} / L_{in} = 0$$

qui conduit à l'expression de la tension d'équilibre :

10
$$V_{out} = V_{in} / (1 - \alpha)$$

α étant compris entre 0 et 1, la tension de sortie Vout est donc plus élevée que la tension d'entrée Vin, la structure de la figure 1a est celle d'un élévateur de tension.

La figure 1c montre le courant dans le « boost converter » de la figure 1a.

En pratique, l'interrupteur Int peut être avantageusement réalisé par des semi-conducteurs. On peut citer, de façon non limitative les transistors MOS et bipolaires, les IGBT ou MCT.

Les convertisseurs élévateurs de tension de l'état de l'art comportent des limitations. En effet, il est difficile d'obtenir des rapports de tension Vout/Vin supérieurs à 5 tout en conservant un rendement du convertisseur optimal. En effet, l'interrupteur est soumis à la fois à de très forts courants et des tensions élevées.

D'autres structures non isolées peuvent être utilisées. On peut par exemple citer le convertisseur boost à autotransformateur ou la mise en série de deux convertisseurs boost. Toutes ces solutions ne présentent malheureusement pas les performances de rendement attendues.

Afin de pallier les inconvénients des dispositifs élévateurs de tension de l'état de l'art, l'invention propose un convertisseur élévateur de tension comportant :

- une paire de bornes d'entrée A et B pour connecter une tension continue d'entrée Vin entre ces deux bornes ;

- une paire P₀ d'interrupteurs SB, SH en série connectée par l'interrupteur SB à la borne d'entrée B, la borne d'entrée A étant connectée à travers une inductance d'entrée Lin au point de connexion entre les deux

3

interrupteurs SB et SH en série, chaque interrupteur SB, SH comportant des moyens de commande pour être mis simultanément, l'un dans un état passant l'autre dans un état isolé ;

- une paire de bornes de sortie C et D, pour alimenter, par une tension de sortie V_{out} , une charge R_{out} , la borne de sortie D étant connectée à la borne d'entrée B, caractérisé en ce qu'il comporte :

- K autres paires supplémentaires $P_1, P_2, \dots, P_i, \dots, P_{K-1}, P_K$ d'interrupteurs en série avec la paire P_0 entre la borne de sortie C et l'interrupteur SH avec $i = 1, 2, \dots, K-1, K$, les deux interrupteurs d'une même paire supplémentaire P_i étant connectés à travers une inductance de récupération d'énergie L_{r_i} ;

- K groupes d'entrée, $G_{in1}, G_{in2}, \dots, G_{in_i}, \dots, G_{in_{K-1}}, G_{in_K}$, de N_i capacités C de même valeur en série chacun, avec $i = 1, 2, \dots, K-1, K$ et $N_i = i$, l'électrode des capacités d'une des deux extrémités de chaque groupe d'entrée étant connectée au point commun entre les deux interrupteurs SB, SH de la paire P_0 , au moins l'électrode des capacités de chacune des autres extrémités des groupes d'entrée étant connectée respectivement au point commun entre chaque l'interrupteur SH_i et l'inductance de récupération L_{r_i} de la paire correspondante P_i de même rang i ,

- K groupes de sortie, $G_{out1}, G_{out2}, \dots, G_{out_i}, \dots, G_{out_{K-1}}, G_{out_K}$, de M_i capacités C de même valeur en série chacun, avec $i = 1, 2, \dots, K$ et $M_i = (K+1) - i$, l'électrode des capacités d'une des deux extrémités des groupes de sortie étant connectée à la borne de sortie C, au moins l'électrode des capacités de chacune des autres extrémités des groupes de sortie étant connectée respectivement au point de connexion entre deux paires d'interrupteurs consécutives P_{i-1} et P_i ;

en ce que les interrupteurs de ces autres K paires supplémentaires sont commandés pour former, lorsque l'interrupteur SB de la paire P_0 relié à la borne B est commandé dans l'état passant pendant un temps T_{on} , un premier réseau de capacités connecté d'une part à travers l'interrupteur SB à la borne B et, d'autre part, à la borne C, comportant les groupes de capacités d'entrée en série avec les groupes des capacités de sortie tels qu'un groupe de capacités d'entrée G_{in_i} est en série avec son respectif groupe de capacités de sortie G_{out_i} ,

et en ce que lorsque l'interrupteur SB de la paire P_0 relié à la borne d'entrée B est commandé dans l'état isolé pendant un temps T_{off} ces autres K paires d'interrupteurs forment un second réseau de capacités connecté à la borne A à travers l'inductance d'entrée L_{in} comportant le groupe d'entrée G_{inK} en parallèle avec le groupe de sortie G_{out1} , en parallèle avec des groupes de capacités d'entrée en série avec des groupes des capacités de sortie tels qu'un groupe de capacités d'entrée $G_{in_{i-1}}$ se trouve en série avec un groupe de capacités de sortie G_{outi} .

La tension V_{out} en sortie du convertisseur est fonction du rapport cyclique $\alpha = T_{on}/(T_{on}+T_{off})$, les capacités C des réseaux ayant une même valeur, la tension V_{out} est donnée par la relation :

$$V_{out} = (V_{in}/(1-\alpha)).(K+1)$$

Les interrupteurs comportent une entrée de commande (moyen de commande) pour être mis simultanément, l'un dans un état passant par l'application à son entrée de commande d'un premier signal de commande, l'autre dans un état isolé par l'application à son entrée de commande d'un second signal de commande complémentaire du premier.

En pratique, les interrupteurs peuvent être avantageusement réalisés par des semi-conducteurs. On peut citer, de façon non limitative les transistors MOS et bipolaires, les IGBT ou MCT.

Le convertisseur comporte en outre une capacité C_{out} de filtrage de sortie en parallèle sur la charge R_{out} entre les bornes de sortie C et D.

Dans une réalisation d'un convertisseur élévateur, selon l'invention, fournissant une tension de sortie V_{out} positive, le potentiel de la borne A est supérieur au potentiel de la borne B, le potentiel de la borne de sortie C est supérieur au potentiel de la borne de sortie D.

Dans une autre réalisation d'un convertisseur élévateur de tension, selon l'invention, fournissant une tension négative, le potentiel de la borne A est inférieur au potentiel de la borne B, le potentiel de la borne de sortie C est alors inférieur au potentiel de la borne de sortie D.

L'invention sera mieux comprise à l'aide d'exemples de réalisations selon l'invention, en référence aux dessins indexés, dans lesquels :

- La figure 1a, déjà décrite, montre un schéma de principe d'un convertisseur élévateur de tension de l'état de l'art ;

5

- la figure 1b montre le signal de commande de l'interrupteur Int du « boost converter » de la figure 1a ;
- la figure 1c montre le courant dans le « boost converter » de la figure 1a ;
- 5 - la figure 2 montre la structure générale du convertisseur selon l'invention comportant K paires d'interrupteurs supplémentaires ;
- la figure 3a représente un exemple de réalisation d'un convertisseur élévateur de tension à deux étages, selon l'invention, sans l'inductance de récupération ;
- 10 - la figure 3b montre la structure d'une version négative du convertisseur de la figure 3a ;
- la figure 4a montre une structure simplifiée du convertisseur élévateur de tension de la figure 3a ;
- la figure 4b montre la structure d'une version négative du
- 15 convertisseur de la figure 4a ;
- la figure 5a montre le convertisseur élévateur de tension de la figure 3a comportant une inductance de récupération d'énergie ;
- la figure 5b montre une première version d'une impédance Z_i pour fiabiliser le convertisseur selon l'invention ;
- 20 - la figure 5c montre une autre impédance Z_i pour fiabiliser le convertisseur selon l'invention ;
- la figure 5d montre une version simplifiée du convertisseur élévateur de tension de la figure 5a ;
- la figure 6 montre un schéma équivalent du convertisseur de la
- 25 figure 5a selon l'invention pendant le temps T_{on} ;
- la figure 6a montre un schéma équivalent du convertisseur de la figure 5d selon l'invention pendant le temps T_{on} ;
- la figure 7 montre les signaux de commande des interrupteurs SB et SB1 du convertisseur de la figure 5a ;
- 30 - la figure 7a montre les signaux de commande de l'interrupteurs SB du convertisseur de la figure 5d ;
- la figure 8 montre la variation du courant dans l'inductance de récupération d'énergie du convertisseur de la figure 5a ;
- la figure 8a montre la variation du courant dans l'inductance de
- 35 récupération d'énergie du convertisseur de la figure 5d ;

- la figure 9 représente l'espace énergétique de l'inductance de récupération Lr_1 et de la capacité C_{eq} de la figure 6 ;

- la figure 10a représente une première structure pratique du convertisseur selon l'invention ne comportant pas d'interconnexion entre les capacités d'un même niveau de potentiel ;

- la figure 10b représente la version négative du convertisseur de la figure 10a ;

- la figure 11 représente une autre structure pratique comportant des interconnexions entre les capacités d'un même niveau de potentiel ;

- la figure 12 représente la version négative du convertisseur de la figure 11.

La figure 2 montre la structure générale du convertisseur élévateur de tension selon l'invention comportant K paires d'interrupteurs supplémentaires. Le convertisseur de la figure 2 comporte, en outre, une capacité C_{out} de filtrage de sortie en parallèle sur la charge R_{out} entre les bornes de sortie C et D.

Dans la structure générale du « boost converter » de la figure 2 selon l'invention les tensions V_c aux bornes des capacités des groupes d'entrée G_{in_i} ou des groupes de sortie G_{out_i} ont une même valeur continue, ainsi, les capacités situées à un même niveau de potentiel peuvent être reliées entre elles. On peut ainsi réaliser simplement différentes structures du convertisseur élévateur de tension que nous verrons par la suite.

La figure 3a représente un exemple de réalisation d'un convertisseur élévateur de tension à deux étages (une seule paire supplémentaire), selon l'invention, sans l'inductance de récupération, comportant deux paires d'interrupteurs P_0 et P_1 , ayant chacune deux interrupteurs connectés en série. Les interrupteurs SB , SH pour la paire P_0 et les interrupteurs SB_1 , SH_1 pour la paire supplémentaire P_1 . Chaque interrupteur d'une paire comporte une entrée de commande pour être mis simultanément, l'un dans un état passant par l'application à son entrée de commande d'un premier signal de commande $C1$, l'autre dans un état isolé par l'application à son entrée de commande d'un second signal de commande $C2$ complémentaire du premier.

La figure 3b représente la version de tension négative du convertisseur élévateur de tension à deux étages de la figure 3a. Le

convertisseur de la figure 3b, de même structure que celui de la figure 3a, est alimenté par un générateur E fournissant un potentiel V_{in} négatif entre les bornes A et B d'entrée. La polarité de la capacité de sortie C_{out} est alors inversée.

5 La figure 4a montre une structure simplifiée du convertisseur élévateur de la figure 3a comportant deux paires d'interrupteurs. Dans cette structure simplifiée, les interrupteurs SB_1 , SH_1 de la paire P_1 sont remplacés par des diodes DB_1 , DH_1 . L'interrupteur SH de la paire P_0 connecté à la paire P_1 est aussi remplacé par une diode DH , seul l'interrupteur SB de la paire P_0
 10 doit être conservé. La cathode d'une diode d'une paire (P_0) est connectée à l'anode de la diode de la paire suivante (P_1)

La figure 4b montre la structure simplifiée de la version négative de du convertisseur élévateur de la figure 3b. Dans cette structure de la figure 4b « miroir » de la structure de la figure 4a, l'anode de la diode d'une paire
 15 (P_0) est connectée à la cathode de la diode de la paire suivante (P_1). Comme pour la version de tension négative du convertisseur de la figure 3b la polarité de la capacité de sortie C_{out} est inversée.

La figure 5a montre le convertisseur élévateur de tension de la figure 3a comportant une inductance de récupération d'énergie L_{r1} permettant une amélioration du rendement du convertisseur. La capacité
 20 d'entrée est désignée par C_e et la capacité de sortie par C_s .

Nous allons, par la suite, expliquer le fonctionnement du convertisseur élévateur de tension de la figure 5a selon l'invention.

La figure 6 montre un schéma équivalent du convertisseur de la
 25 figure 5a selon l'invention comportant l'inductance de récupération L_{r1} , pendant la période T_{on} correspondant à la période de conduction des interrupteurs des deux paires SB et SB_1 . Pendant ce temps T_{on} les interrupteurs SB et SB_1 sont fermés, les interrupteurs SH et SH_1 sont ouverts, la capacité de sortie C_{out} est en parallèle avec les deux capacités
 30 C_e et C_s en série avec l'inductance L_{r1} de récupération.

L'inductance de récupération L_{r1} est calculée pour obtenir une résonance du circuit oscillant de la figure 6 telle que :

$$T_{on} = \pi \sqrt{L_{r1} \cdot C_{eq}}$$

avec

$$C_{eq} = \frac{1}{\frac{1}{C_{out}} + \frac{1}{C_e} + \frac{1}{C_s}}$$

Pour un résultat optimal, T_{on} est constant et égal à environ la demi-période de la fréquence de résonance du circuit équivalent de la figure 6.

La figure 6a montre un schéma équivalent du convertisseur de la figure 5d selon l'invention pendant le temps T_{on} .

Dans le cas de la figure 6a, la diode DB1 ouvre automatique le circuit de résonance à l'annulation du courant dans l'inductance L_{r1} . Dans ce cas, il suffit que la relation suivante soit respectée :

$$T_{on} \geq \pi \sqrt{L_{r1} \cdot C_{eq}}$$

La figure 7 montre les signaux de commande des interrupteurs SB et SB1 du convertisseur de la figure 5a. Les autres interrupteurs sont commandés de façon complémentaire.

La figure 8 montre la variation du courant I_{Lr1} dans l'inductance de récupération d'énergie L_{r1} ainsi que la somme des tensions ($V_{ce} + V_{cs}$) aux bornes des respectives capacités d'entrée C_e et de sortie C_s (convertisseur de la figure 5a).

Au temps t_1 lors du passage de T_{off} à T_{on} , le courant dans l'inductance est nul, la tension ($V_{ce} + V_{cs}$) aux bornes des capacités C_e et C_s est inférieure à la valeur moyenne de V_{out} et croît en passant par la valeur moyenne de V_{out} , le courant dans l'inductance L_{r1} augmente en emmagasinant de l'énergie magnétique, passe par une valeur maximum lorsque ($V_{ce} + V_{cs}$) passe par la valeur moyenne de V_{out} , puis le courant décroît jusqu'à une valeur nulle, correspondant à la fin de T_{on} , rendant l'énergie aux capacités C_e et C_s . Pendant T_{off} , le courant dans l'inductance L_{r1} reste nul, la somme des tensions ($V_{ce} + V_{cs}$) décroît car C_e et C_s sont parcourues par le courant de l'inductance L_{in} , puis le cycle recommence au début de T_{on} .

La figure 7a montre les signaux de commande de l'interrupteurs SB du convertisseur de la figure 5d. La figure 8a montre la variation du courant dans l'inductance de récupération d'énergie du convertisseur de la figure 5d.

La figure 9 représente l'espace énergétique de l'inductance de récupération L_{r1} et de la capacité C_{eq} du convertisseur. L'axe des abscisses représente l'énergie capacitive W_c l'axe des ordonnées l'énergie inductive W_{Lr1} , la variation d'énergie entre l'inductance et les capacités se produisant dans le temps T_{on} . L'énergie est transférée des capacités vers l'inductance de récupération puis rendue aux capacités.

L'accord du circuit du convertisseur à la fréquence de fonctionnement avec l'inductance de récupération L_{r1} diminue considérablement les pertes de rééquilibrage de charges dans les capacités C_e et C_s dans le circuit du « boost converter » selon l'invention. Ces pertes deviennent alors pratiquement nulles. Cette amélioration du convertisseur de la figure 3a avec inductances de récupération est applicable dans le cas général à K paires supplémentaires d'interrupteurs (voir figure 2).

En outre, afin de rendre plus fiable le convertisseur élévateur selon l'invention, le convertisseur représenté à la figure 5d comporte en parallèle avec l'inductance de récupération L_{r1} en série avec l'interrupteur SH_1 de la paire P_1 une impédance Z_1 .

En effet, en pratique, le T_{on} ne représente pas parfaitement la demi-période de résonance du circuit équivalent de la figure 6, l'impédance Z_1 permet de dissiper le courant résiduel et protéger les interrupteurs qui sont généralement des transistors MOS.

Cette amélioration du convertisseur de la figure 5a est applicable dans le cas général, ainsi chaque paire supplémentaire P_i du convertisseur selon l'invention comporte en parallèle avec l'inductance de récupération L_{ri} en série avec l'interrupteur SH_i de la paire P_i une impédance Z_i .

La figure 5b montre une première version de l'impédance Z_i pour fiabiliser le convertisseur selon l'invention. L'impédance Z_i comporte une diode Ddz en série avec une résistance r , l'anode de la diode Ddz étant reliée, dans le circuit du convertisseur, à l'inductance de récupération et dans une seconde version, montrée à la figure 5c, une autre impédance Z_i comporte la diode Ddz en série avec une diode zéner Dz , les deux cathodes de la diode Dd et la diode zéner Dz étant reliées entre elles, l'anode de la diode Ddz étant reliée, dans le circuit du convertisseur, à l'inductance de récupération.

D'autres types d'impédance Z_i pour dissiper l'énergie résiduelle de l'inductance L_{r_i} peuvent bien sur être utilisés, par exemples des cellules RC ou RCD utilisées classiquement dans le domaine de l'électronique de puissance.

5 La figure 5d montre une version simplifiée du convertisseur élévateur de tension de la figure 5a comportant deux paires d'interrupteurs P_0 et P_1 et une inductance de récupération L_{r_1} . Dans cette structure simplifiée, les interrupteurs SB_1 et SH_1 de la paire P_1 sont remplacés par des diodes DB_1 et DH_1 . L'interrupteur SH de la paire P_0 connecté à la paire P_1 est
10 aussi remplacé par une diode DH , seul l'interrupteur SB de la paire P_0 doit être conservé, la cathode d'une diode d'une paire étant connectée à l'anode de la diode de la paire suivante. Comme dans le convertisseur élévateur de la figure 5a utilisant des interrupteurs, les deux diodes de la paire P_1 sont reliées en série à travers une inductance de récupération L_{r_1} .

15 La réalisation du convertisseur élévateur de tension simplifié avec des diodes reste valable pour un nombre quelconque de paires supplémentaires, ainsi, dans le cas général, les interrupteurs SB_i et SH_i des paires P_i supplémentaires sont remplacés respectivement par des diodes DB_i et DH_i . L'interrupteur SH de la paire P_0 connecté à la paire P_1 est une diode
20 DH , seul l'interrupteur SB de la paire P_0 doit être conservé. La cathode d'une diode d'une paire P_{i-1} étant connectée à l'anode de la diode de la paire suivante P_i . Comme dans le convertisseur élévateur avec des interrupteurs de la figure 5a, les deux diodes de la paire P_i sont reliées en série à travers une inductance de récupération L_{r_1} .

25 L'explication du fonctionnement du convertisseur série comportant l'inductance de récupération L_{r_1} à deux paires ($K=1$) reste valable pour un nombre quelconque de K paires supplémentaires. En effet, les courants dans les différentes paires P_i et dans l'inductance de récupération correspondante L_{r_i} sont les mêmes, le nombre de capacités élémentaires C dans les groupes
30 mis en série par les interrupteurs étant les mêmes.

La structure générale du convertisseur élévateur de tension représentée à la figure 2 permet de réaliser simplement différentes autres structures pratiques et de déterminer directement la valeur des capacités dans chaque branche d'entrée ou de sortie.

En effet, comme cela a été dit précédemment, dans la structure générale de la figure 2 comportant des capacités C de même valeur, les tensions Vc aux bornes de chacune des capacités sont les mêmes pour les groupes d'entrée et les mêmes pour les groupes de sortie, de ce fait, les capacités d'un même niveau de potentiel peuvent être connectées en partie ou en totalité en parallèle.

Les capacités d'un même niveau de potentiel N_{in1} sont, par exemple, toutes celles des groupes d'entrée $G_{in1}, G_{in2}, \dots, G_{in_i}, \dots, G_{in_{K-1}}, G_{in_K}$ ayant une électrode connectée au point commun entre les deux interrupteurs de la paire P_0 , d'un niveau de potentiel N_{in2} , toutes celles connectées par une électrode aux électrodes libres des capacités du niveau N_{in1} et par l'autre électrode à celles du niveau suivant N_{in3} et ainsi de suite jusqu'au niveau N_{inK} .

De même, pour les capacités des groupes de sortie, nous aurons le niveau N_{out1} pour toutes celles des groupes de sortie $G_{out1}, G_{out2}, \dots, G_{out_i}, \dots, G_{out_{K-1}}, G_{out_K}$ ayant une électrode connectée au point commun entre les deux paires d'interrupteurs P_0 et P_1 , d'un niveau de potentiel N_{out2} toutes celles connectées par une électrode aux électrodes libres des capacités du niveau N_{out1} et par l'autre électrode à celles du niveau suivant N_{out3} et ainsi de suite jusqu'au niveau N_{outK} .

Les traits en pointillés sur le schéma de la figure 2 représentent les connexions possibles entre les capacités C de même valeur.

La figure 10a représente une première structure pratique du convertisseur selon l'invention ne comportant pas d'interconnexions entre les capacités d'un même niveau de potentiel, chacun des groupes d'entrée G_{in_i} ou de sortie G_{out_i} comporte respectivement une seule capacité $C_{ea1}, C_{ea2}, \dots, C_{ea_i}, \dots, C_{ea_K}$, pour les groupes d'entrée G_{in_i} et $C_{sa1}, C_{sa2}, \dots, C_{sa_i}, \dots, C_{sa_K}$, pour les groupes de sortie G_{out_i} .

La valeur de chacune des capacités d'entrée C_{ea_i} se déduit simplement de la structure générale par le calcul de la capacité résultante des $N_i=i$ capacités C en série, avec $i=1, 2, \dots, K$, i étant l'ordre du groupe d'entrée considéré :

$$\begin{array}{ll} C_{ea1} = C & i=1 \\ C_{ea2} = C/2 & i=2 \end{array}$$

12

$$\begin{array}{ll}
 \dots & \\
 Cea_i = C/i & i \\
 \dots & \\
 Cea_K = C/K & i=K
 \end{array}$$

5

La valeur de chacune de ces capacités de sortie Csa_i se déduit simplement de la structure générale par le calcul de la capacité résultante de $M_i=(K+1)-i$ capacités C en série, i étant l'ordre du groupe de sortie considéré :

10

$$\begin{array}{ll}
 Csa_1 = C/K & i=1 \\
 Csa_2 = C/(K-1) & i=2 \\
 \dots & \\
 Csa_i = C/(K+1)-i & i \\
 \dots & \\
 Csa_K = C & i=K
 \end{array}$$

15

La figure 10b représente la première structure pratique du convertisseur de la figure 10a dans une version négative ne comportant pas d'interconnexions entre les capacités d'un même niveau de potentiel.

20

La figure 11 représente une autre structure pratique du convertisseur selon l'invention, dans une version positive, comportant des interconnexions entre les capacités d'un même niveau N_v de potentiel (capacités en parallèle), la structure comporte un seul groupe d'entrée G_{in} et un seul groupe de sortie G_{out} . La capacité d'entrée Ceb_i , pour chacun des niveaux de potentiel N_{in_i} , connectée entre les points de connexion des interrupteurs de deux paires consécutives P_i, P_{i-1} , sera déduite simplement en calculant la capacité Ceb_i équivalente aux capacités en parallèle du niveau N_{in_i} de potentiel considéré, soit :

30

$$\begin{array}{ll}
 Ceb_1 = C.K & i=1 \\
 Ceb_2 = C.(K-1) & i=2 \\
 \dots & \\
 Ceb_i = C.((K+1)-i) & i \\
 \dots &
 \end{array}$$

35

$$C_{sb_K} = C \quad i=K$$

La capacité de sortie C_{sb_i} de chacun des niveaux de potentiel N_{out_i} , connectée en parallèle avec sa respective paire d'interrupteurs P_i sera déduite simplement en calculant la capacité C_{sb_i} équivalente aux capacités en parallèle du niveau N_{out_i} considéré, i étant l'ordre du niveau de potentiel en sortie considéré, soit :

$$\begin{array}{ll} C_{sb_1} = C & i=1 \\ C_{sb_2} = C.2 & i=2 \\ \dots & \\ C_{sb_i} = C.((K+1)-i) & i \\ \dots & \\ C_{sb_K} = C.K & i=K \end{array}$$

15

La figure 12 représente le convertisseur élévateur de tension de la figure 11, dans une version simplifiée de tension négative, comportant des interconnexions entre les capacités d'un même niveau N_v de potentiel. Dans cette version simplifiée, les interrupteurs SB_i et SH_i des paires P_i supplémentaires sont remplacés respectivement par des diodes DB_i et DH_i . L'interrupteur SH de la paire P_0 connecté à la paire P_1 est une diode DH , seul l'interrupteur SB de la paire P_0 doit être conservé. L'anode d'une diode d'une paire P_{i-1} étant connectée à la cathode de la diode de la paire suivante P_i . Le convertisseur de la figure 12, de même structure que celui de la figure 11, est alimenté par un générateur E fournissant un potentiel V_{in} négatif entre les bornes A et B d'entrée. La tension V_{out} étant négative, la polarité de la capacité de sortie C_{out} est alors inversée.

Dans d'autres réalisations on peut, bien entendu, combiner les deux types de réalisations pratiques en mettant des capacités en parallèle pour certains groupes et en série pour d'autres.

On peut aussi réaliser des structures de conversion en combinant plusieurs convertisseurs en parallèle, qu'ils soient positifs et/ou négatifs. Les signaux de commande des convertisseurs de la structure de conversion peuvent alors être avantageusement déphasés de façon à réduire les

ondulations de courant d'entrée et/ou de sortie des convertisseurs élévateurs.

Le convertisseur élévateur selon l'invention permet d'obtenir des rendements supérieurs aux convertisseurs élévateurs de tension de l'état de l'art avec des rapports de tension V_{out}/V_{in} bien supérieurs à cinq.

REVENDEICATIONS

1. convertisseur élévateur de tension comportant :

- une paire de bornes d'entrée A et B pour connecter une tension continue d'entrée V_{in} entre ces deux bornes ;
- 5 - une paire P_0 d'interrupteurs SB, SH en série connectée par l'interrupteur SB à la borne d'entrée B, la borne d'entrée A étant connectée à travers une inductance d'entrée L_{in} au point de connexion entre les deux interrupteurs SB et SH en série, chaque interrupteur SB, SH comportant des moyens de commande pour être mis simultanément, l'un dans un état passant l'autre dans un état isolé ;
- 10 - une paire de bornes de sortie C et D, pour alimenter, par une tension de sortie V_{out} , une charge R_{out} , la borne de sortie D étant connectée à la borne d'entrée B, caractérisé en ce qu'il comporte :
 - K autres paires supplémentaires $P_1, P_2, \dots, P_{i-1}, \dots, P_{K-1}, P_K$
 - 15 d'interrupteurs en série avec la paire P_0 entre la borne de sortie C et l'interrupteur SH avec $i = 1, 2, \dots, K-1, K$, les deux interrupteurs d'une même paire supplémentaire P_i étant connectés à travers une inductance de récupération d'énergie L_{r_i} ;
 - K groupes d'entrée, $G_{in1}, G_{in2}, \dots, G_{in_i}, \dots, G_{in_{K-1}}, G_{in_K}$, de N_i
 - 20 capacités C de même valeur en série chacun, avec $i = 1, 2, \dots, K-1, K$ et $N_i = i$, l'électrode des capacités d'une des deux extrémités de chaque groupe d'entrée étant connectée au point commun entre les deux interrupteurs SB, SH de la paire P_0 , au moins l'électrode des capacités de chacune des autres extrémités des groupes d'entrée étant connectée respectivement au point
 - 25 commun entre chaque l'interrupteur SH_i et l'inductance de récupération L_{r_i} de la paire correspondante P_i de même rang i ,
 - K groupes de sortie, $G_{out1}, G_{out2}, \dots, G_{out_i}, \dots, G_{out_{K-1}}, G_{out_K}$, de M_i capacités C de même valeur en série chacun, avec $i = 1, 2, \dots, K$ et $M_i = (K+1) - i$, l'électrode des capacités d'une des deux extrémités des groupes de sortie
 - 30 étant connectée à la borne de sortie C, au moins l'électrode des capacités de chacune des autres extrémités des groupes de sortie étant connectée respectivement au point de connexion entre deux paires d'interrupteurs consécutives P_{i-1} et P_i ;

en ce que les interrupteurs de ces autres K paires supplémentaires sont commandés pour former, lorsque l'interrupteur SB de la paire P_0 relié à la borne B est commandé dans l'état passant pendant un temps T_{on} , un premier réseau de capacités connecté d'une part à travers l'interrupteur SB à la borne B et, d'autre part, à la borne C, comportant les groupes de capacités d'entrée en série avec les groupes des capacités de sortie tels qu'un groupe de capacités d'entrée G_{in_i} est en série avec son respectif groupe de capacités de sortie G_{out_i} ,

et en ce que lorsque l'interrupteur SB de la paire P_0 relié à la borne d'entrée B est commandé dans l'état isolé pendant un temps T_{off} ces autres K paires d'interrupteurs forment un second réseau de capacités connecté à la borne A à travers l'inductance d'entrée L_{in} comportant le groupe d'entrée G_{in_K} en parallèle avec le groupe de sortie G_{out_1} , en parallèle avec des groupes de capacités d'entrée en série avec des groupes des capacités de sortie tels qu'un groupe de capacités d'entrée $G_{in_{i-1}}$ se trouve en série avec un groupe de capacités de sortie G_{out_i} .

2. Convertisseur élévateur de tension selon la revendication 1, caractérisé en ce que la tension V_{out} en sortie du convertisseur est fonction du rapport cyclique $\alpha = T_{on}/(T_{on}+T_{off})$, les capacités C des réseaux ayant une même valeur, la tension V_{out} est donnée par la relation :

$$V_{out} = (V_{in}/(1-\alpha)).(K+1).$$

3. Convertisseur élévateur de tension selon l'une des revendications 1 ou 2, caractérisé en ce qu'il fournit une tension de sortie V_{out} positive, le potentiel de la borne A étant supérieur au potentiel de la borne B, le potentiel de la borne de sortie C étant supérieur au potentiel de la borne de sortie D.

4. Convertisseur élévateur de tension selon l'une des revendications 1 à 3, caractérisé en ce que les interrupteurs SB_i et SH_i des paires P_i supplémentaires sont des diodes DB_i et DH_i , et en ce que l'interrupteur SH de la paire P_0 connecté à la paire P_1 est une diode DH , seul l'interrupteur SB de la paire P_0 étant conservé, la cathode d'une diode d'une paire P_{i-1} étant connectée à l'anode de la diode de la paire suivante P_i .

5. Convertisseur élévateur de tension selon l'une des revendications 1 à 4, caractérisé en ce qu'il comporte une première impédance Z_i ayant une diode Ddz en série avec une résistance r , l'anode de la diode Ddz étant reliée, dans le circuit du convertisseur, à l'inductance de récupération Lr_1 .

5

6. Convertisseur élévateur de tension selon l'une des revendications 1 à 4, caractérisé en ce qu'il comporte une autre impédance Z_i ayant une diode Ddz en série avec une diode zéner Dz, les deux cathodes de la diode Ddz et la diode zéner Dz étant reliées entre elles, l'anode de la diode Ddz étant reliée, dans le circuit du convertisseur, à l'inductance de récupération.

10

7. Convertisseur élévateur de tension selon l'une des revendications 1 à 6, caractérisé en ce que chacun des groupes d'entrée Gin_i ou de sortie $Gout_i$ comporte respectivement une seule capacité Cea_1 , $Cea_2, \dots, Cea_i, \dots, Cea_K$ pour le groupe d'entrée Gin_i et $Csa_1, Csa_2, \dots, Csa_i, \dots, Csa_K$, pour les groupes de sortie $Gout_i$.

15

et en ce que la valeur de chacune des capacités d'entrée Cea_i est déduite de la structure générale par le calcul de la capacité résultante des $N_i=i$ capacités C en série, avec $i=1, 2, \dots, K$, i étant l'ordre du groupe d'entrée considéré :

20

$$\begin{array}{ll} Cea_1 = C & i=1 \\ Cea_2 = C/2 & i=2 \\ \dots & \\ Cea_i = C/i & i \\ \dots & \\ Cea_K = C/K & i=K \end{array}$$

25

la valeur de chacune de ces capacités de sortie Csa_i étant déduite de la structure générale par le calcul de la capacité résultante de $M_i=(K+1)-i$ capacités C en série, i étant l'ordre du groupe de sortie considéré :

30

$$\begin{array}{ll} Csa_1 = C/K & i=1 \\ Csa_2 = C/(K-1) & i=2 \\ \dots & \end{array}$$

35

$$\begin{array}{ll}
 Csa_i = C/(K+1)-i & i \\
 \dots\dots & \\
 Csa_K = C & i=K
 \end{array}$$

- 5 8. Convertisseur élévateur de tension selon l'une des revendications 1 à 6, caractérisé en ce qu'il comporte des interconnexions entre les capacités d'un même niveau N_v de potentiel, la structure ayant un seul groupe d'entrée G_{in} et un seul groupe de sortie G_{out} , et en ce que la capacité d'entrée Ceb_i , pour chacun des niveaux de potentiel N_{in_i} , connectée
- 10 entre les points de connexion des interrupteurs de deux paires consécutives P_i, P_{i-1} , sera déduite simplement en calculant la capacité Ceb_i équivalente aux capacités en parallèle du niveau N_{in_i} , de potentiel considéré, soit :

$$\begin{array}{ll}
 Ceb_1 = C.K & i=1 \\
 15 \quad Ceb_2 = C.(K-1) & i=2 \\
 \dots & \\
 Ceb_i = C.((K+1)-i) & i \\
 \dots\dots & \\
 20 \quad Ceb_K = C & i=K
 \end{array}$$

- 20 la capacité de sortie Csb_i de chacun des niveaux de potentiel N_{out_i} , connectée en parallèle avec sa respective paire d'interrupteurs P_i sera déduite simplement en calculant la capacité Csb_i équivalente aux capacités en parallèle du niveau N_{out_i} considéré, i étant l'ordre du niveau de potentiel
- 25 en sortie considéré, soit :

$$\begin{array}{ll}
 Csb_1 = C & i=1 \\
 Csb_2 = C.2 & i=2 \\
 \dots & \\
 30 \quad Csb_i = C.((K+1)-i) & i \\
 \dots\dots & \\
 Csb_K = C.K & i=K
 \end{array}$$

9. Convertisseur élévateur de tension selon l'une des revendications 1 à 8, caractérisé en ce qu'il comporte une capacité Cout de filtrage de sortie en parallèle sur la charge Rout entre les bornes de sortie C et D.

5 10. Convertisseur élévateur de tension selon l'une des revendications 1 à 2, caractérisé en ce qu'il fournit une tension négative, le potentiel de la borne A étant inférieur au potentiel de la borne B, le potentiel de la borne de sortie C étant inférieur au potentiel de la borne de sortie D.

10 11. Convertisseur élévateur de tension selon l'une des revendications 1 à 10, caractérisé en ce que les interrupteurs sont des semiconducteurs comportant une entrée de commande (moyen de commande) pour être mis simultanément, l'un dans un état passant par l'application à son entrée de commande d'un premier signal de commande,
15 l'autre dans un état isolé par l'application à son entrée de commande d'un second signal de commande complémentaire du premier.

20 12. Structure de conversion caractérisée en ce qu'elle comporte plusieurs convertisseurs positifs et/ou négatifs, selon l'une des revendications 1 à 11, en parallèle.

25 13. Structure de conversion selon la revendication 12, caractérisée en ce que les signaux de commande des convertisseurs de la structure de conversion sont déphasés de façon à réduire les ondulations de courant d'entrée et/ou de sortie des convertisseurs élévateurs.

1/11

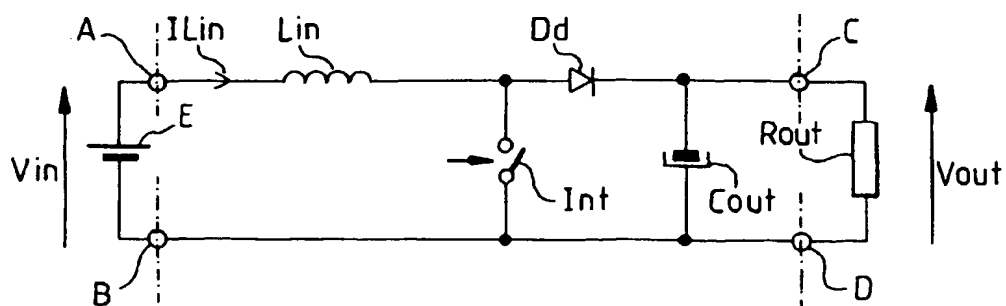


FIG.1a

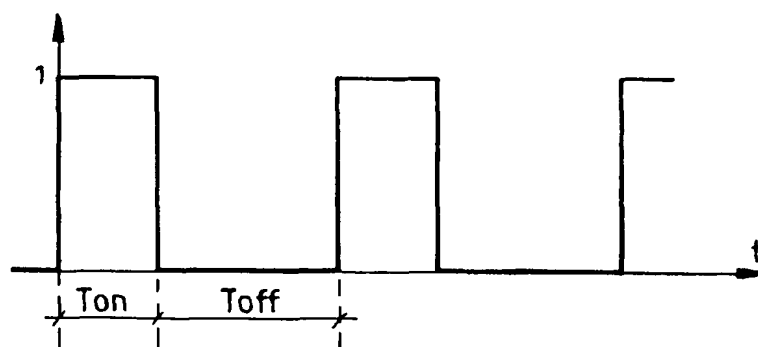


FIG.1b

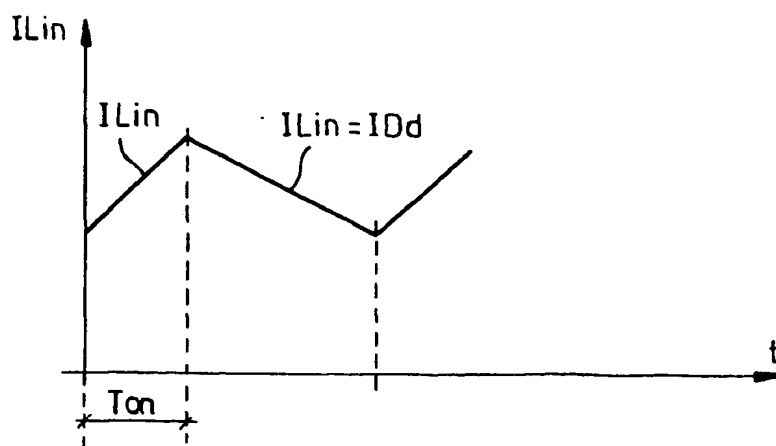


FIG.1c

2/11

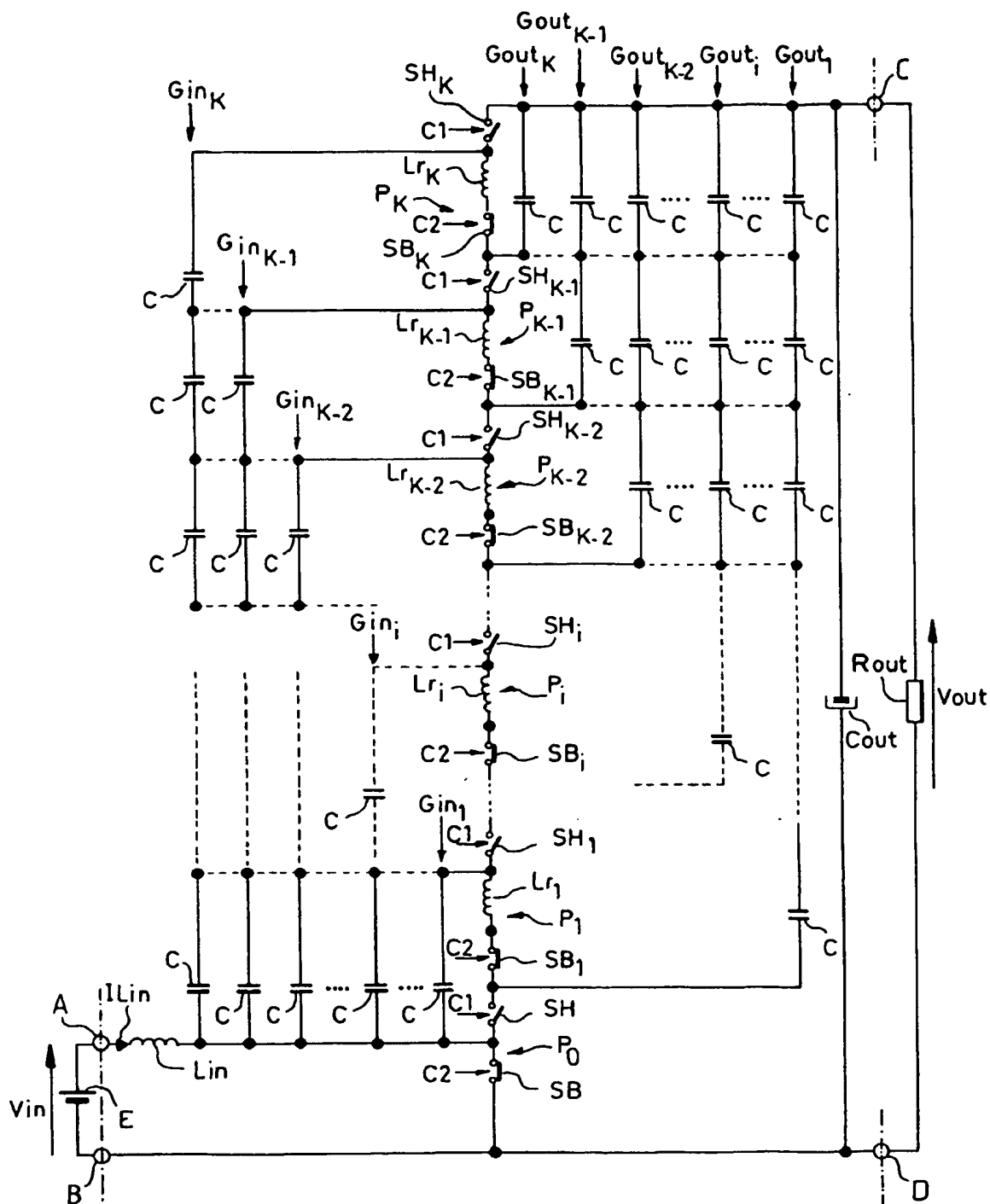


FIG.2

3/11

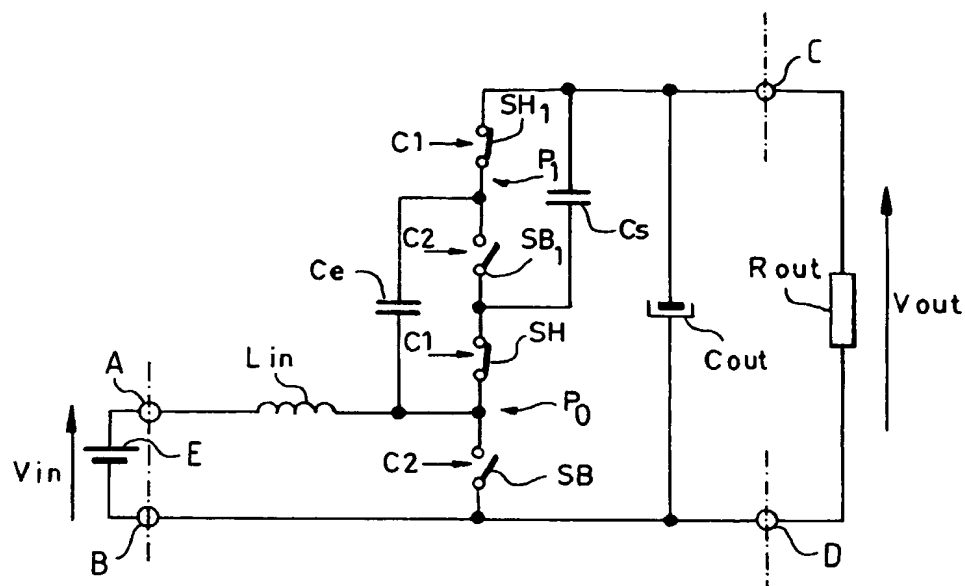


FIG.3a

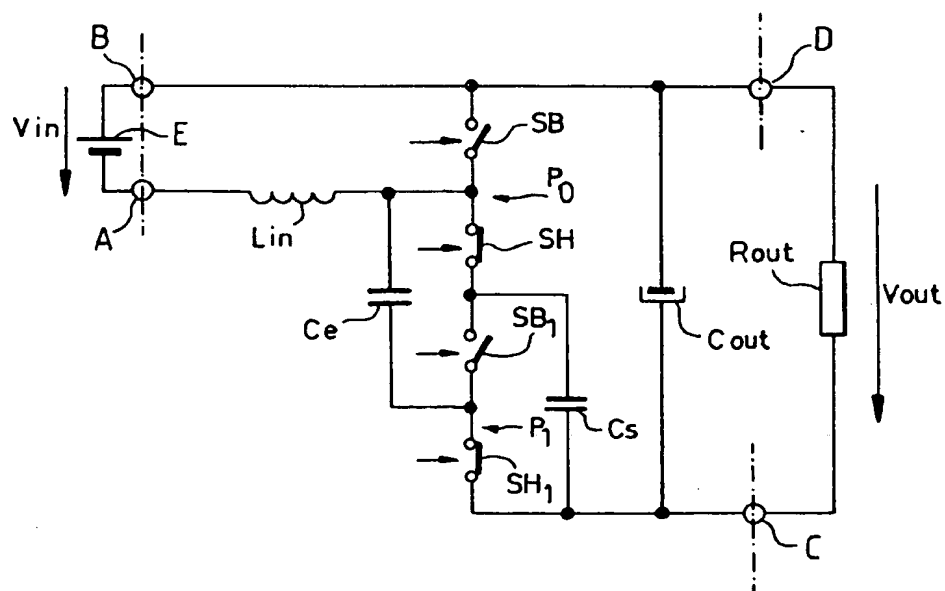


FIG.3b

4/11

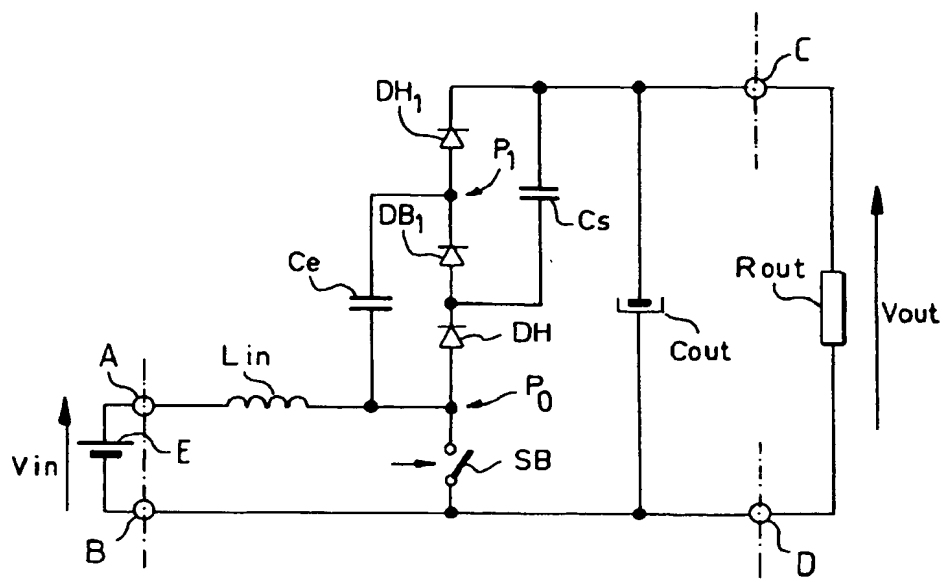


FIG. 4a

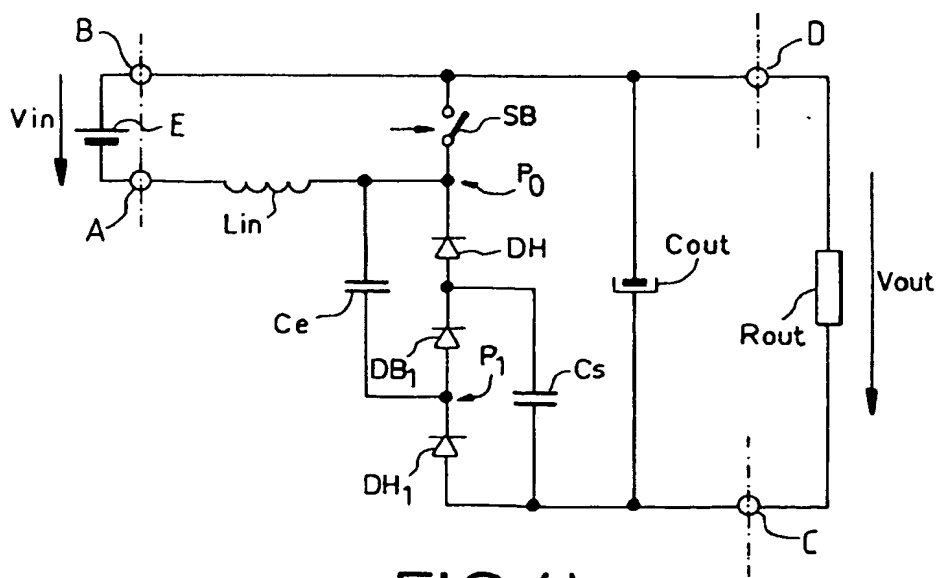


FIG. 4b

5/11

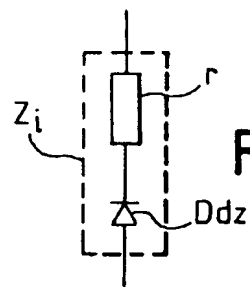
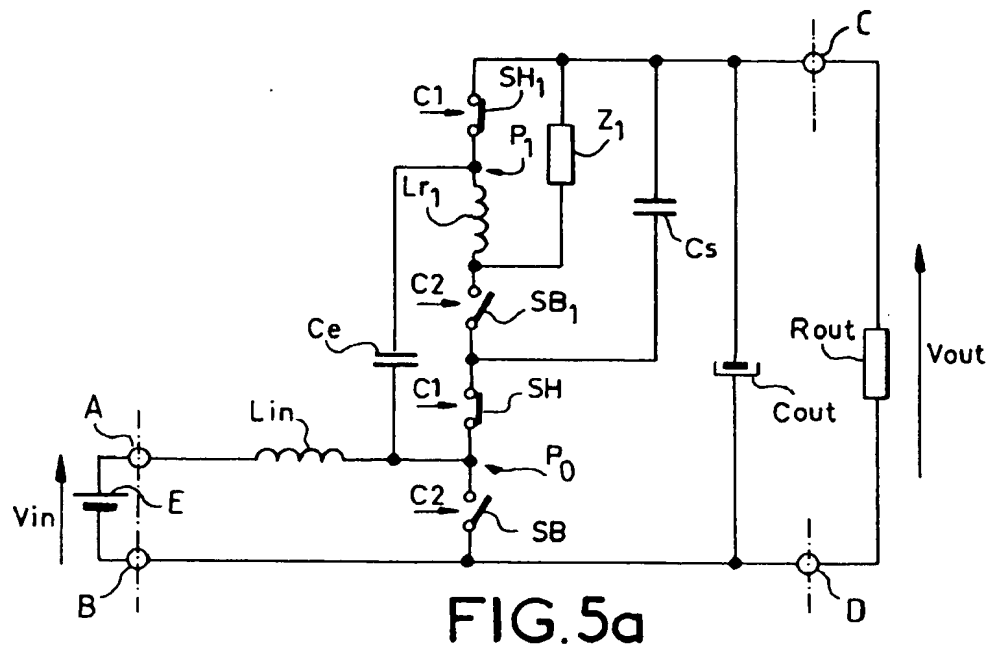


FIG. 5b

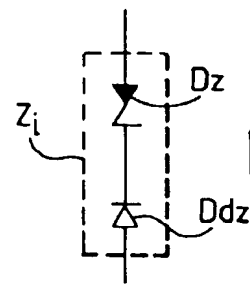


FIG. 5c

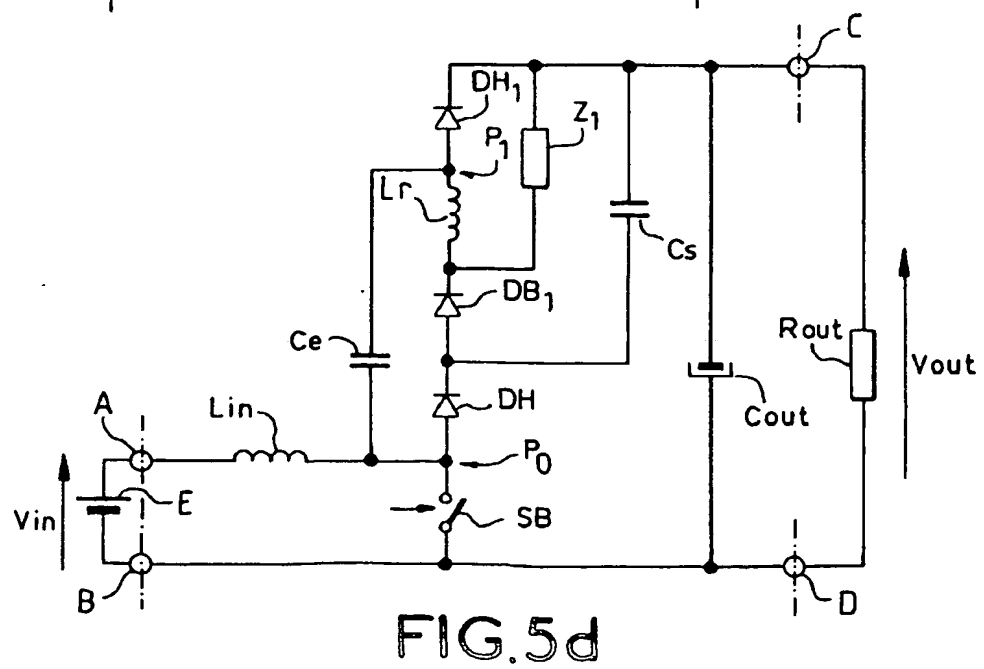


FIG. 5d

6/11

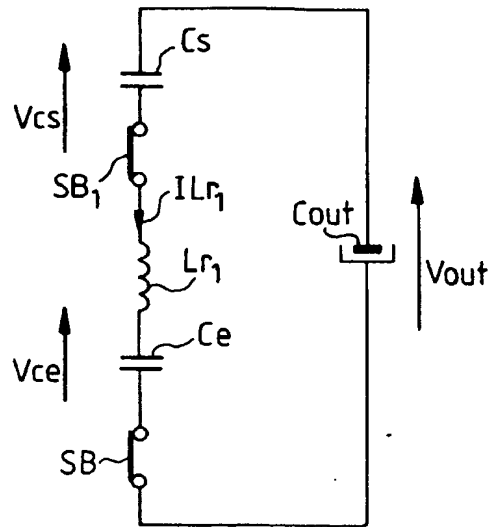


FIG. 6

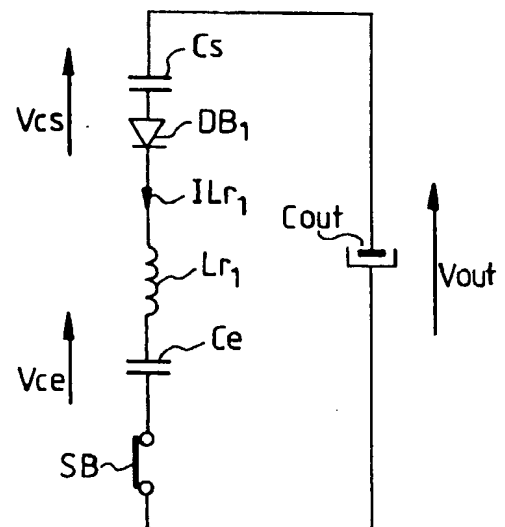


FIG. 6a

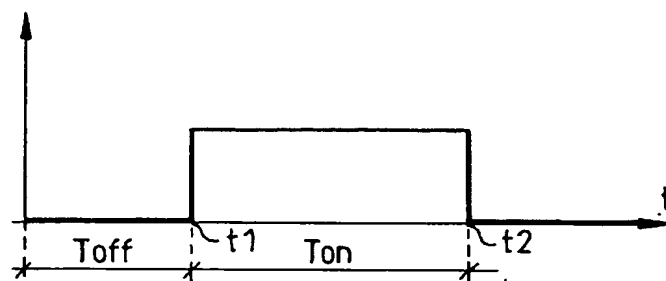


FIG. 7

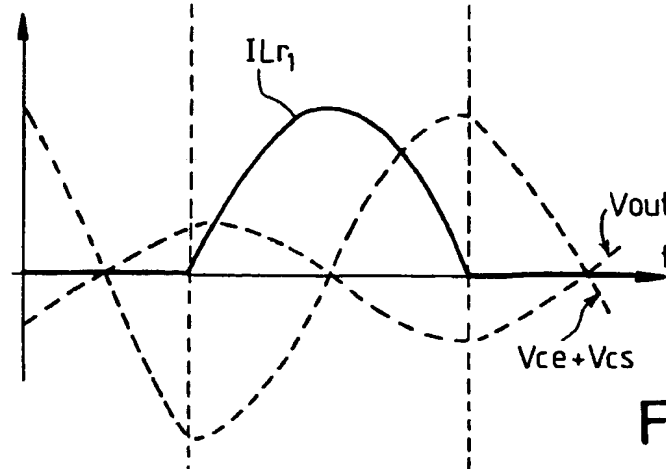
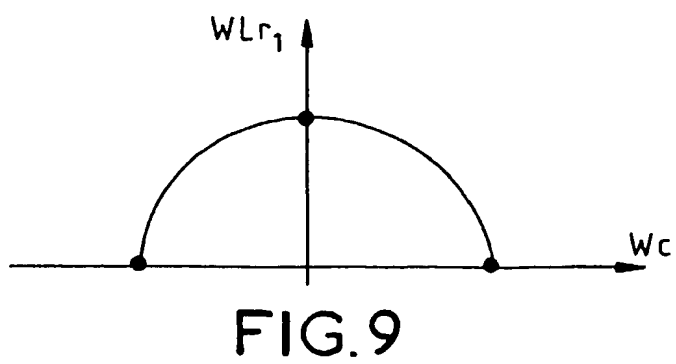
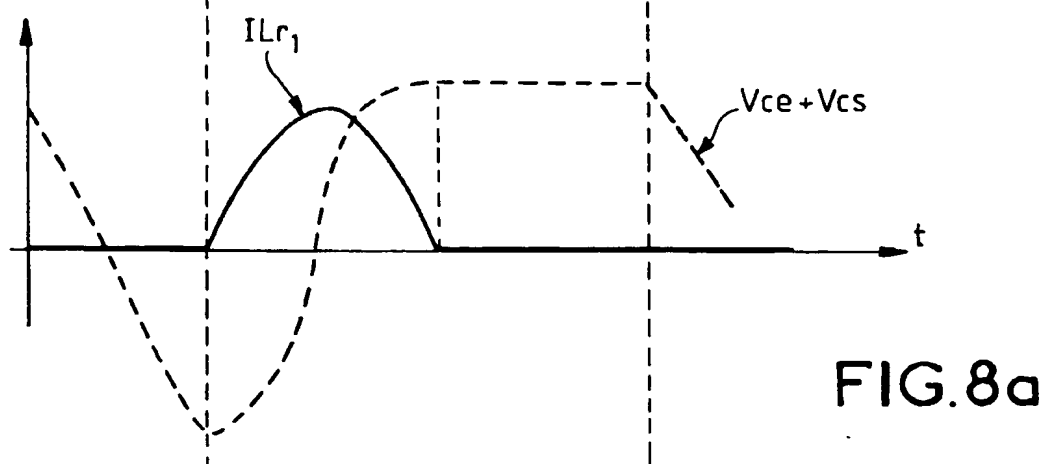
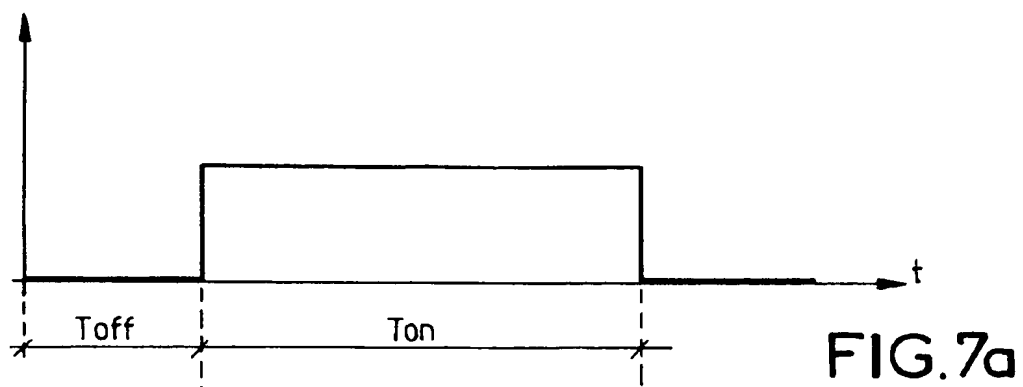


FIG. 8

7/11



8/11

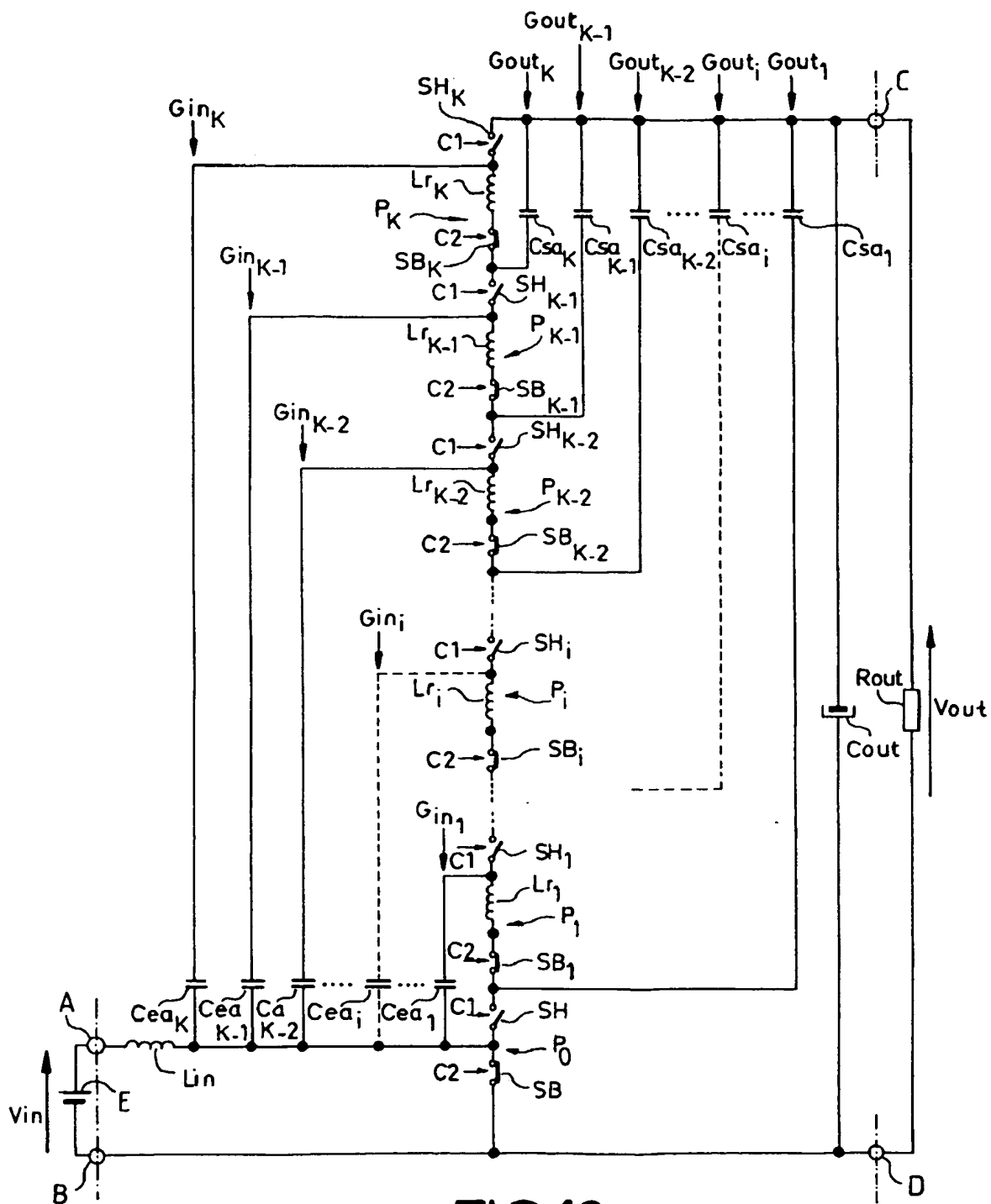


FIG. 10a

9/11

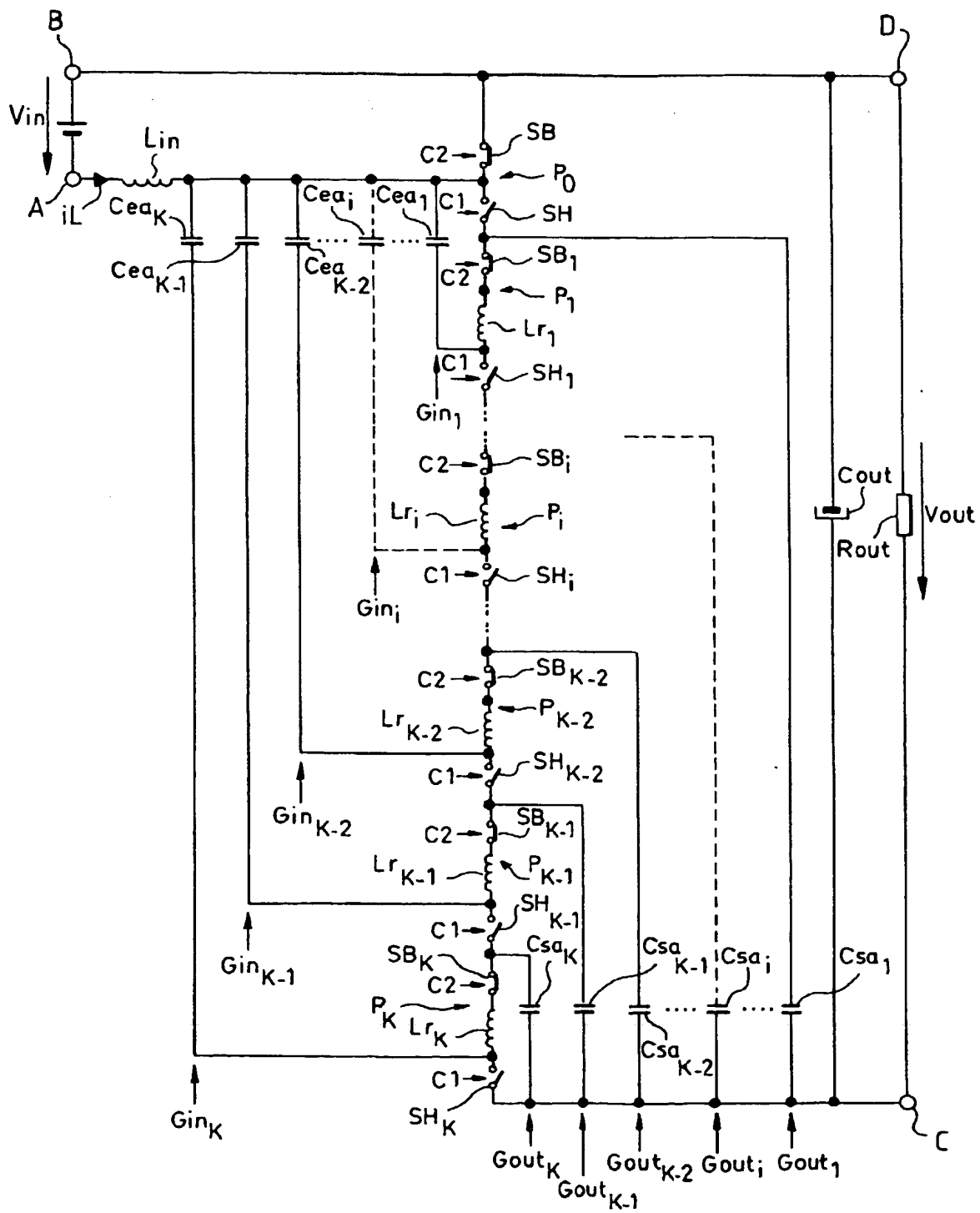


FIG.10b

10/11

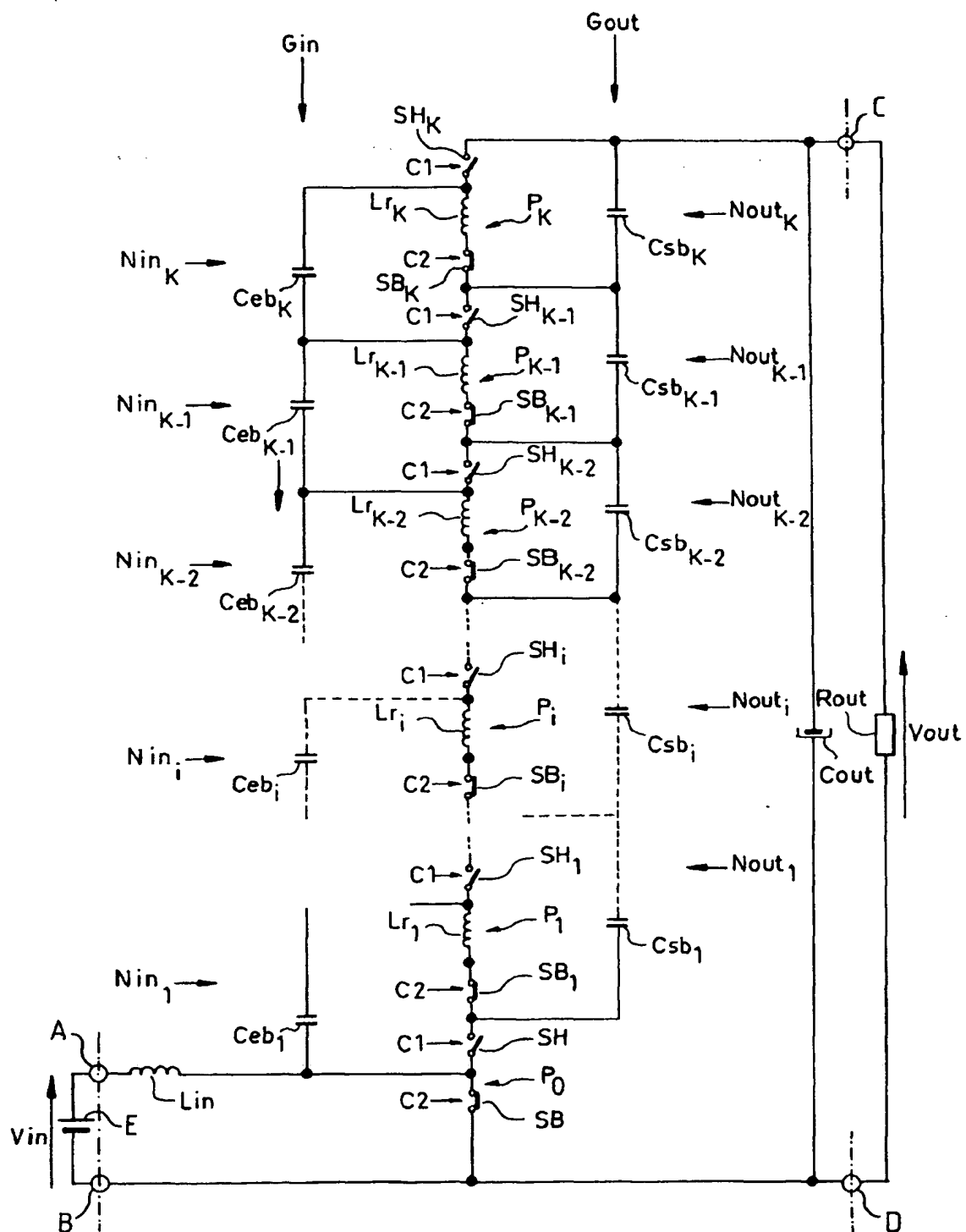


FIG. 11

11/11

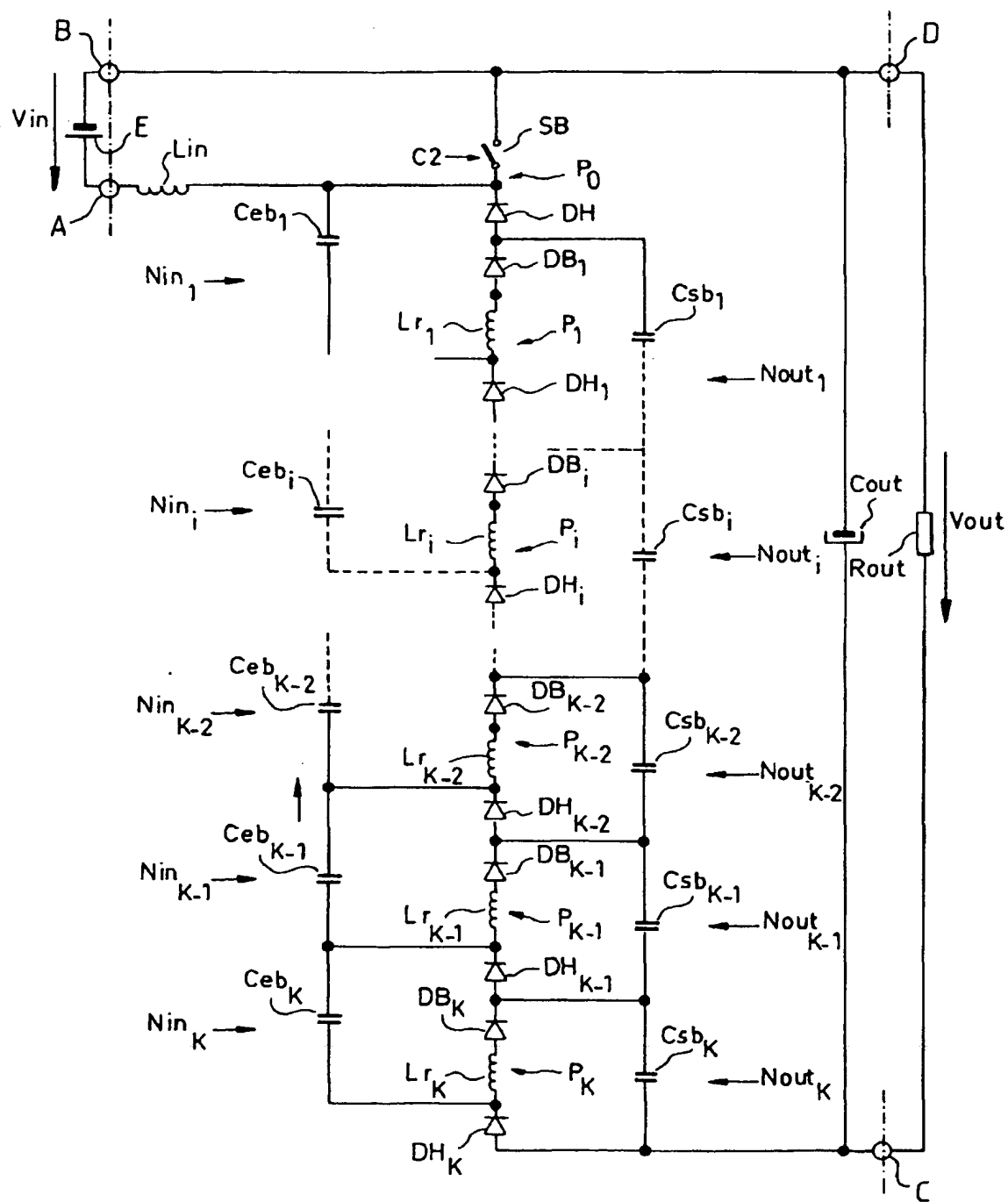


FIG.12

INTERNATIONAL SEARCH REPORT

 International Application No
 PCT/EP2004/051543

 A. CLASSIFICATION OF SUBJECT MATTER
 IPC 7 H02M3/158

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1 199 788 A (ST MICROELECTRONICS SRL) 24 April 2002 (2002-04-24) the whole document	1-13
A	EP 0 295 858 A (VARIAN ASSOCIATES) 21 December 1988 (1988-12-21) abstract; figure 1	1-13

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

° Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

& document member of the same patent family

Date of the actual completion of the international search

26 November 2004

Date of mailing of the international search report

02/12/2004

Name and mailing address of the ISA

 European Patent Office, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
 Fax: (+31-70) 340-3016

Authorized officer

Gentili, L

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/EP2004/051543

Patent document cited in search report		Publication date	Patent family member(s)		Publication date
EP 1199788	A	24-04-2002	EP	1199788 A1	24-04-2002
EP 0295858	A	21-12-1988	US	4821165 A	11-04-1989
			AU	608854 B2	18-04-1991
			AU	1765988 A	15-12-1988
			CA	1308779 C	13-10-1992
			DE	3889012 D1	19-05-1994
			DE	3889012 T2	21-07-1994
			EP	0295858 A2	21-12-1988
			JP	1016261 A	19-01-1989
			US	4945464 A	31-07-1990

RAPPORT DE RECHERCHE INTERNATIONALE

Demande nationale No
PCT/EP2004/051543

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
CIB 7 H02M3/158

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)
CIB 7 H02M

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)
EPO-Internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie °	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	EP 1 199 788 A (ST MICROELECTRONICS SRL) 24 avril 2002 (2002-04-24) le document en entier -----	1-13
A	EP 0 295 858 A (VARIAN ASSOCIATES) 21 décembre 1988 (1988-12-21) abrégé; figure 1 -----	1-13



Voir la suite du cadre C pour la fin de la liste des documents



Les documents de familles de brevets sont indiqués en annexe

° Catégories spéciales de documents cités:

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- *&* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

26 novembre 2004

Date d'expédition du présent rapport de recherche internationale

02/12/2004

Nom et adresse postale de l'administration chargée de la recherche internationale
Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Gentili, L

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande nationale No

PCT/EP2004/051543

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 1199788	A	24-04-2002	EP 1199788 A1	24-04-2002
EP 0295858	A	21-12-1988	US 4821165 A	11-04-1989
			AU 608854 B2	18-04-1991
			AU 1765988 A	15-12-1988
			CA 1308779 C	13-10-1992
			DE 3889012 D1	19-05-1994
			DE 3889012 T2	21-07-1994
			EP 0295858 A2	21-12-1988
			JP 1016261 A	19-01-1989
			US 4945464 A	31-07-1990